

電子回路工学研究室

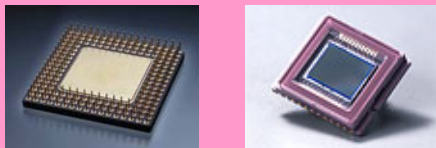
Laboratory of Integrated Circuit

超小型・高性能

- ・携帯電話
- ・デジタルカメラ



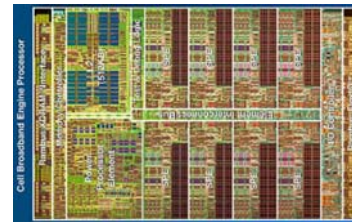
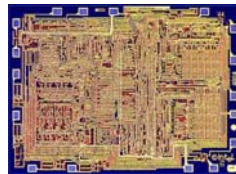
VLSI



高集積・低消費電力・
高信頼化

VLSI設計技術

- ・最先端プロセスによるLSIの試作とその評価
- ・デバイスシミュレーションによる微細デバイスの特性評価



製造会社	Intel	SONY/東芝/IBM
チップ名	4004	CELL B.E. (PS3)
年	1971	2005/2008
プロセス	10 μ m	90/45nm
素子数	2200	2億3千万
消費電力	300mW	50W
クロック	108kHz	4/6GHz



- 素子の微細化
 - ばらつき増大
- 集積規模の増大
 - 信頼性悪化
 - 性能予測困難
 - 設計、検証複雑化

電子回路工学研究室

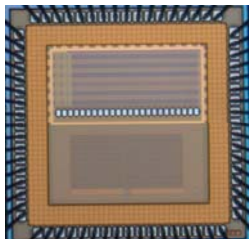
Laboratory of Integrated Circuit

ばらつき補償活用設計

抑え付けると 破綻
そのまま利用！

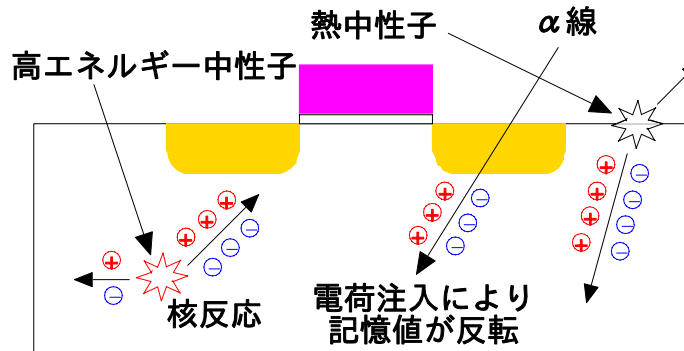


ばらつき（トランジスタ特性の揺らぎ）を抑え付けるのではなく、そのまま利用する！

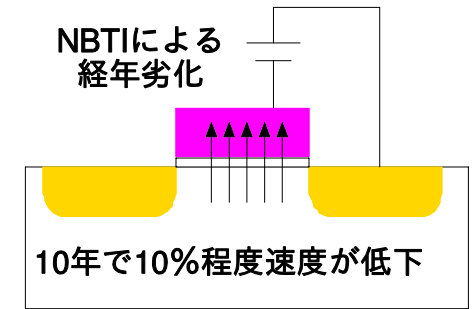


90nmプロセスにおける試作LSI

信頼性(ディペンダビリティ)向上技術



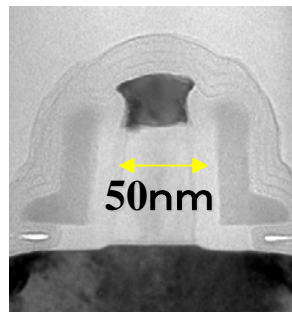
対ソフトエラー回路



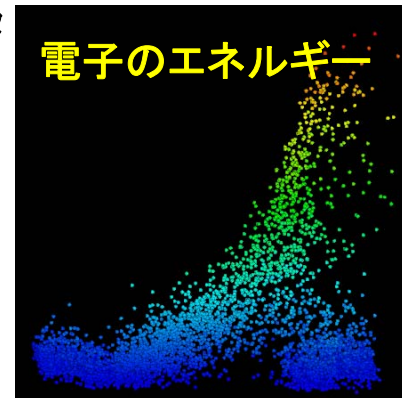
対経年劣化回路

デバイスシミュレーション

MOSTランジスタ



電子のエネルギー



LSIの検証

LSIテストによる試作デバイスの動作検証

